

104573858

AP20 Rec'd FCTPTO 20 MAR 2006

WO 2005/034327 A1



THIS PAGE BLANK (USPTO)

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2005 年 4 月 14 日 (14.04.2005)

PCT

(10) 国際公開番号
WO 2005/034327 A1(51) 国際特許分類⁷: H02M 7/5395

(21) 国際出願番号: PCT/JP2003/012497

(22) 国際出願日: 2003 年 9 月 30 日 (30.09.2003)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(71) 出願人 (米国を除く全ての指定国について): 三菱電機株式会社 (MITSUBISHI DENKI KABUSHIKI KAISHA) [JP/JP]; 〒100-8310 東京都千代田区丸の内二丁目2番3号 Tokyo (JP).

(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 吉村 学

(YOSHIMURA, Manabu) [JP/JP]; 〒100-8310 東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内 Tokyo (JP). 貝谷 敏之 (KAITANI, Toshiyuki) [JP/JP]; 〒100-8310 東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内 Tokyo (JP).

(74) 代理人: 酒井 宏明 (SAKAI, Hiroaki); 〒100-0013 東京都千代田区霞が関三丁目2番6号 東京倶楽部ビルディング Tokyo (JP).

(81) 指定国 (国内): CN, DE, GB, JP, KR, US.

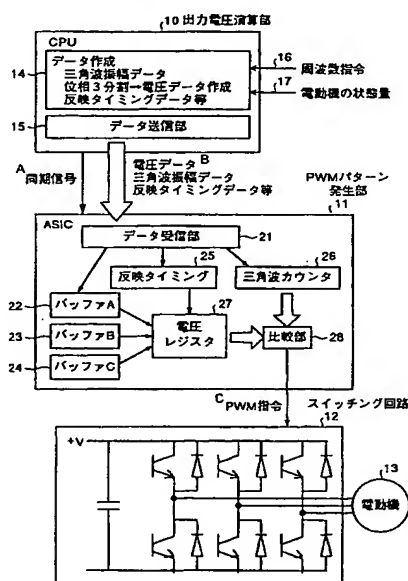
添付公開書類:

— 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(54) Title: INVERTER APPARATUS

(54) 発明の名称: インバータ装置



10... OUTPUT VOLTAGE CALCULATING PART
14... DATA CREATION, TRIANGULAR WAVE AMPLITUDE DATA, PHASE THREE-DIVISION FOR VOLTAGE DATA CREATION, REFLECTING TIMING DATA, AND SO ON
15... DATA TRANSMITTING PART
16... FREQUENCY COMMAND
17... STATE AMOUNT OF ELECTRIC MOTOR
A... SYNC SIGNAL
B... VOLTAGE DATA, TRIANGULAR WAVE AMPLITUDE DATA, REFLECTING TIMING DATA, AND SO ON
11... PWM PATTERN GENERATING PART
21... DATA RECEIVING PART
22... BUFFER A
23... BUFFER B
24... BUFFER C
25... REFLECTING TIMING
26... TRIANGULAR WAVE COUNTER
27... VOLTAGE REGISTER
28... COMPARING PART
C... PWM COMMAND
12... SWITCHING CIRCUIT
13... ELECTRIC MOTOR

(57) Abstract: When a CPU calculates, based on a frequency command value for driving an electric motor and a state amount of the electric motor, an output voltage command at calculation intervals of a predetermined time period, it calculates a plurality of output voltage command values, in which the amplitudes are the same but only the phases advance, at those calculation intervals under a given condition without shortening the calculation intervals. An ASIC reflects the plurality of output voltage command values received from the CPU onto triangular wave signals in the order of time sequence for comparison to output a PWM signal to a switching circuit. As a result, an inverter apparatus can be obtained which can cause the waveform of the output voltage to be closer to a sinusoidal wave than in the conventional art and which can reduce the processing load of the CPU, regardless of the value of the output frequency.

(57) 要約: この発明では、CPUは、所定期間の演算周期毎に、電動機を駆動する周波数指令値と前記電動機の状態量とに基づき出力電圧指令を演算する際に、演算周期を短縮するのではなく、—

[続葉有]



定の条件下にその演算周期において、振幅は同一で位相のみ進んだ複数の出力電圧指令値を演算する。ASICは、CPUから受け取った複数の出力電圧指令値を時系列の順に三角波信号上に反映して比較し、PWM信号をスイッチング回路に出力する。その結果、出力周波数の高低を問わず、出力電圧の波形を従来よりも一層正弦波に近づけることができ、かつCPUの処理負荷を軽減することができるインバータ装置を得ることができる。

79858
1
1AP2003000000 MAR 2006

明 細 書

インバータ装置

5 技術分野

この発明は、任意の周波数で電動機を駆動するインバータ装置に関するものである。

背景技術

- 10 誘導電動機や同期電動機などの電動機を駆動するインバータ装置は、一般に、電動機を駆動するために入力される周波数指令値と検出された前記電動機の状態量とに基づき出力電圧指令を演算周期毎に演算する出力電圧演算手段と、前記出力電圧演算手段が出力する出力電圧指令値と三角波信号との比較に基づき PWM
- 15 (パルス幅変調) 信号を出力する PWM パターン発生手段と、直流電圧を前記 PWM パターン発生手段が出力する PWM 信号に応じてスイッチングし所定周波数の交流電圧を前記電動機に供給するスイッチング手段とを備えているが、スイッチング手段が出力する交流電圧の波形が階段状となることから、電流リップルの低減等を目的として、出力電圧の波形をできるだけ正弦波に近づける工夫が種々提案されている。
- 20 例えば、特許文献 1 では、ある 1 演算周期にて計算した出力電圧指令値 V_1 と次の 1 演算周期にて計算した出力電圧指令値 V_2 との差分 ΔV を 1 演算周期中に存在する三角波信号の頂点個数 N で分割し、各出力電圧指令値をその演算周期中に存在する三角波信号の頂点毎に振幅値を $\Delta V / N$ ずつ直線補完して変化させていくことによって、出力電圧指令値を階段状から直線状に変化するようにして滑
- 25 らかな出力電圧を得る技術が開示されている。

なお、上記した特許文献 1 は、以下の通りである。

特許文献 1 : 特開平 6 - 2 2 5 5 6 号公報

しかしながら、上記特許文献1に記載の技術では、1演算周期内では電圧変化の方向を示す符号は、固定されてしまうので、第1図に示すように、1演算周期内の途中で電圧変化方向が逆向きになる場合にそのような変化を示す出力電圧指令値を求めることができない。第1図を参照して具体的に説明する。第1図は、
5 実際に出力したい出力電圧指令の変化波形と実際に出力される出力電圧指令の変化波形とを比較して示す図である。

第1図(1)では、1演算周期内において、実際に出力したい出力電圧指令の変化波形1が三角波信号2と関連づけて示されている。第1図(2)では、1演算周期内において、実際に出力される出力電圧指令の変化波形3が三角波信号2
10 と関連づけて示されている。第1図に示すように、1演算周期内の出力電圧指令の振幅値は、三角波信号2の頂点毎に $\Delta V/N$ ずつ変化している。

ここで、1演算周期内に正弦波の頂点(例えば正極側の最大値点)が存在する場合は、第1図(1)に示すように、実際に出力したい出力電圧指令の変化波形1は、1演算周期内において上り階段の後に下り階段部分4が繋がる階段波形となる。これに対し、上記特許文献1に記載の技術では、1演算周期内においては
15 電圧変化方向が一方向であるので、第1図(2)に示すように、実際に出力される出力電圧指令の変化波形2は、上り階段のみであり、第1図(1)に示す実際に出力したい出力電圧指令の変化波形1における下り階段部分4に対応する領域5でも上り階段の波形となってしまう。

これを回避するためには、第1図(1)の下り階段部分4が次の演算周期に含まれるように破線で区切った区間を一つ分縮める、つまり演算周期を短くする、または、正弦波の位相を全体に右にずらす処理を行って、演算周期と正弦波の位相とを合わせる必要がある。これを実現するには、前者の場合は、出力電圧指令を演算するCPUをグレードアップする必要がありコストアップになる。また、
25 後者の場合は、処理負荷が増大する。

また、第2図は、出力電圧波形と正弦波波形とを比較して示す図である。第2図では、正弦波7の $1/4$ 周期を1演算周期とした場合の出力電圧8の波形が示

されている。第2図に示すように、各演算周期間における電圧を直線補完によって求めているので、出力電圧8は、各演算周期間で直線的に変化する電圧として出力される。このとき、出力周波数が低い場合は、正弦波の周期に対して演算周期は十分に短くなるので、正弦波を細かく分割することができ、直線補完でも正弦波からのずれは少ないが、出力周波数が高い場合は、相対的に演算周期が長くなるので、従来技術では、正弦波の微妙な曲線を近似することが困難となり、正弦波からのずれが顕著になる。

この発明は、上記に鑑みてなされたものであり、出力周波数の高低を問わず、出力電圧の波形を従来よりも一層正弦波に近づけることができ、かつ出力電圧指令を演算するCPUの処理負荷を軽減することができるインバータ装置を得ることを目的とする。

発明の開示

この発明では、各演算周期において、電動機を駆動する周波数指令値と前記電動機の状態量とに基づき出力電圧指令を演算する出力電圧演算手段と、前記出力電圧演算手段が出力する出力電圧指令値に応じたPWM信号を出力するPWMパターン発生手段と、直流電圧を前記PWMパターン発生手段が出力するPWM信号に応じてスイッチングし、所定周波数の交流電圧を前記誘動機に供給するスイッチング手段とを備えたインバータ装置において、前記出力電圧演算手段は、各演算周期において、一定の条件下に振幅は同一で位相のみ進んだ複数の出力電圧指令値を演算する機能を備えることを特徴とする。

この発明によれば、演算周期内において位相のみ進めた出力電圧指令値を複数回更新するので、出力電圧基本波周期内に演算周期の数が少ない場合でも、より正弦波に近い波形を持つ出力電圧を得ることができる。したがって、電流リップルが従来よりも減少し、トルクリップル減少や効率アップが図れることになる。また、出力電圧指令を演算するCPUは、位相のみ進めた出力電圧指令値を複数個演算する機能を追加するだけで済み、CPUの処理負荷を軽減することができ、

高価なCPUを使用しないで済む。

図面の簡単な説明

第1図は実際に出力したい出力電圧指令の変化波形と実際に出力される出力電圧指令の変化波形とを比較して示す図であり、第2図は出力電圧波形と正弦波波形とを比較して示す図であり、第3図はこの発明の一実施の形態であるインバータ装置の構成を示すブロック図であり、第4図は第3図に示す出力電圧演算部の動作を説明するフローチャートであり、第5図は第3図に示す出力電圧演算部において1演算周期内で複数の出力電圧指令を生成する具体的な動作例を説明するタイムチャートであり、第6図は第3図に示すPWMパターン発生部(ASIC)の動作を説明するタイムチャートであり、第7図は第3図に示すインバータ装置にて得られる出力電圧を従来技術によるものと比較して示す波形図である。

発明を実施するための最良の形態

以下に添付図面を参照して、この発明にかかるインバータ装置の好適な実施の形態を詳細に説明する。

第3図は、この発明の一実施の形態であるインバータ装置の構成を示すブロック図である。第3図に示すインバータ装置は、出力電圧演算部10と、出力電圧演算部10の出力を受けるPWMパターン発生部11と、PWMパターン発生部11の出力を受けるスイッチング回路12とを備え、スイッチング回路12には電動機(誘導電動機または同期電動機)13が接続されている。電動機13は、三相電動機が例示されている。

出力電圧演算部10は、各種のデータを作成する演算部(以降「CPU」という)14とその作成したデータをPWMパターン発生部11に送るインタフェースであるデータ送信部15とを備えている。

CPU14には、外部から、電動機13を駆動するための周波数指令16が入力され、また電動機13の状態量17が入力される。状態量17としては、電動

機 1 3 が誘導機である場合は、電流値がメインであるが、電動機 1 3 が同期機である場合は、さらに速度値が加わる。電流値は、電流検出器（変流器や抵抗器など）を電線に取り付けて検出する。また、速度値はエンコーダを回転軸に取り付けて検出する。なお、この明細書では、電動機 1 3 は、誘導機とし、状態量 1 7
5 は、電流値であるとしている。

CPU 1 4 は、検出された電動機 1 3 の状態量 1 7 を演算周期毎に取り込み、それに基づき出力電圧指令（電圧データ）を演算する。また、CPU 1 4 は、周波数指令 1 6 に基づき PWM 信号を得る搬送波となる三角波信号の周期を与える三角波振幅データや反映の間隔を規定する三角波信号の頂点個数を与える反映タイミ
10 ングデータ等を作成する。

このとき、CPU 1 4 は、出力電圧指令を演算する際に、一定の条件下に、その演算周期において振幅は同一で位相のみ進んだ複数の出力電圧指令値を演算するようになっている。この実施の形態では、複数の出力電圧指令値として、3 つの出力電圧指令値を求めるとしている。

15 その結果、データ送信部 1 5 から PWM パターン発生部 1 1 に対し、作成されたデータ（電圧データ、三角波振幅データ、反映タイミングデータ等）が送られる。また、演算周期と反映タイミングとの同期を取るための同期信号が送られる。

PWM パターン発生部 1 1 は、専用の半導体集積回路である ASIC によって実現されている。ASIC 1 1 は、インタフェースであるデータ受信部 2 1 と、
20 バッファ A 2 2、バッファ B 2 3 およびバッファ C 2 4 と、反映タイミングレジスタ 2 5 と、三角波カウンタ 2 6 と、比較部 2 8 とを備えている。

データ受信部 2 1 は、CPU 1 4 にて作成されたデータ（電圧データ、三角波振幅データ、反映タイミングデータ等）を取り込み、電圧データはバッファ A 2 2、バッファ B 2 3 およびバッファ C 2 4 にそれぞれ出力し、一時保持させる。
25 このとき、電圧データが一つの場合は、その一つの電圧データを 3 つのバッファ A 2 2、バッファ B 2 3 およびバッファ C 2 4 にそれぞれ出力するが、3 つの場合は、その 3 つの電圧データを時系列の順に 3 つのバッファ A 2 2、バッファ B

2 3 およびバッファ C 2 4 にそれぞれ出力する。

また、データ受信部 2 1 は、取り込んだ反映タイミングデータを反映タイミングレジスタ 2 5 に出力し、三角波振幅データは三角波カウンタ 2 6 に出力する。反映タイミングレジスタ 2 5 が保持する反映タイミングデータは、電圧レジスタ
5 2 7 が使用する。三角波カウンタ 2 6 は、三角波振幅データに従ってカウンタをアップダウンし、三角波を生成して比較部 2 8 に与える。

電圧レジスタ 2 7 は、同期信号と反映タイミングデータとに基づきバッファ A 2 2、バッファ B 2 3 およびバッファ C 2 4 の保持データを時系列の順に取り込み、それぞれ一定期間（三角波信号の頂点の所定個数分の期間）保持して比較部
10 2 8 に与える。

比較部 2 8 は、電圧レジスタ 2 7 の値と三角波カウンタ 2 6 の値とを比較し、パルス幅が変化するパルス信号である PWM 指令をスイッチング回路 1 2 に出力する。

スイッチング回路 1 2 は、3 つの上アームスイッチング素子と 3 つの下アーム
15 スwitching素子とが PWM パターン発生部 (ASIC) 1 1 が出力する PWM 指令に応じて互いに重複しないようにオン・オフ動作を行って +V の直流電圧から所定周波数の三相交流電圧を生成し、電動機 1 3 に供給する。

次に、第 3 図～第 7 図を参照して、この実施の形態によるインバータ装置の動作について説明する。まず、第 4 図を参照して、出力電圧演算部での全般的な演算動作を説明する。第 4 図は、第 3 図に示す出力電圧演算部の動作を説明するフ
20 ローチャートである。

第 4 図において、CPU 1 4 は、入力される周波数指令 1 6 に基づき PWM 信号の搬送波である三角波信号の周波数を決定し、三角波振幅データを作成する（ステップ S T 1）。そして、所定期間 ΔT の演算周期毎に、ステップ S T 2 ～ステップ S T 1 2 の処理を実行して三相交流の出力電圧指令値 V (V_u , V_v , V_w)
25 を求める。

すなわち、CPU 1 4 は、電動機の状態量 1 7 である電流値を検出し（ステッ

プ S T 2)、電流座標を d 軸—q 軸を直交 2 軸とする回転直交座標系に変換する
(ステップ S T 3)。そして、回転座標から当該演算周期の正弦波における位相 θ
を求める (ステップ S T 4)。ここで、この実施の形態では、期間 ΔT の 1 演算周
期での位相 θ を 3 分割し、最初の期間 $\Delta T/3$ における位相 (以降「前置位相」
5 という) θ_1 と、2 番目の期間 $\Delta T/3$ における位相 (以降「中心位相」という)
 θ_2 と、3 番目の期間 $\Delta T/3$ における位相 (以降「後置位相」という) θ_3 と
のそれぞれにおいて出力電圧指令値を求めるので (第 5 図参照)、このステップ S
T 4 では、中心位相 θ_2 を求めることになる。

ついで、直流分として電圧 V_d と電圧 V_q を求め (ステップ S T 5)、位相に変
10 化があるか否かを判断する (ステップ S T 6)。一般に、角周波数 ω で回転する正
弦波の時間 t における振幅値は、振幅 A と角周波数 ω 及び時間 t により $A \sin$
 ωt と表わされ、その時の位相 θ は ωt である。時間 t は演算周期の期間 ΔT の
積分であるので、位相 θ は $\theta = \omega \Sigma \Delta T$ となる。そして、演算周期間の位相変化
量 $\Delta \theta$ は、 $\Delta \theta = \omega \Delta T$ であるので、このステップ S T 6 では、出力電圧の角周
15 波数 ω を監視することで、判断することができ、当該演算周期が正弦波のどの位
相にあるかを判断することができる。なお、位相 θ は、位相変化量 $\Delta \theta$ の積分で
あり、 $\theta = \Sigma \Delta \theta$ となる。

そこで、例えば、位相変化量が所定値以下であれば、位相変化無しと判断する
(ステップ S T 6 : N o)。この場合は、 $\theta_2 = \theta_1 = \theta_3$ となるので、電圧座標
20 変換によって中心位相 θ_2 における電圧 V_2 を求め (ステップ S T 7)、残りの前
置位相 θ_1 における電圧 V_1 と後置位相 θ_3 における電圧 V_3 とは、演算するこ
となく共に電圧 V_2 と等値に設定し (ステップ S T 8)、それを当該演算周期にお
ける出力電圧指令値 V (V_u , V_v , V_w) とする。以上のステップ S T 1 ~ ス
テップ S T 4, ステップ S T 7, ステップ S T 8 の手順は、従来行われている手
25 順である。

但し、従来では、1 演算周期内の位相を分割する考えはないので、ステップ S
T 4 では、当該演算周期の位相 θ を求めている。また、ステップ S T 8 は、この

実施の形態では1演算周期内の位相を分割するようにしたために生じた新たな手順である。したがって、この実施の形態において、1演算周期において従来と同様に一つの出力電圧指令を演算する場合に追加される処理は、ステップST8の手順であり、処理の増加量は極めて少ない。

- 5 一方、位相変化量が所定値を越える場合は位相変化有りと判断し（ステップST6:Yes）、前置位相 θ_1 と後置位相 θ_3 とをそれぞれ求め（ステップST9）、電圧座標変換によって、前置位相 θ_1 における出力電圧指令値 V_1 （ V_{u1} , V_{v1} , V_{w1} ）と、中心位相 θ_2 における出力電圧指令値 V_2 （ V_{u2} , V_{v2} , V_{w2} ）と、後置位相 θ_3 における出力電圧指令値 V_3 （ V_{u3} , V_{v3} , V_{w3} ）とをそれぞれ求める（ステップST10～ステップST12）。

次に、第5図を参照して、ステップST4、ステップST9～ステップST12の動作について説明する。第5図は、第3図に示す出力電圧演算部において1演算周期内で複数の出力電圧指令を生成する具体的な動作例を説明するタイムチャートである。第5図において、縦軸は位相 θ であり、横軸は時間 t である。

- 15 第5図では、正弦波の正極性の半周期における前半周期において、ある角度で右上がりに直線状に上昇するアナログ位相 θ_{ana} に対し、連続する2つの演算周期31, 32が示されている。共に、演算周期の期間は ΔT である。

- 演算周期31では、位相が、最初の期間 $\Delta T/3$ における前置位相 θ_{11} と、2番目の期間 $\Delta T/3$ における中心位相 θ_{12} と、3番目の期間 $\Delta T/3$ における後置位相 θ_{13} とがこの順に変化する。また、演算周期32では、位相が、最初の期間 $\Delta T/3$ における前置位相 θ_{21} と、2番目の期間 $\Delta T/3$ における中心位相 θ_{22} と、3番目の期間 $\Delta T/3$ における後置位相 θ_{23} とがこの順に変化する。

- そして、演算周期31と演算周期32のそれぞれにおいて、中心位相 θ_2 に対する前置位相 θ_1 および後置位相 θ_3 の変化量は、共に等しく $\Delta\theta/3$ である。また、演算周期31と演算周期32との間での位相変化量（進み位相分） $\Delta\theta$ は、中心位相 θ_{12} と中心位相 θ_{22} との差分として与えられ、上記のように、 $\Delta\theta$

$= \omega \Delta T$ である。

演算周期32を例に挙げて説明する。従来では、第4図のステップST4で求める位相 θ は、上記の中心位相 θ_{22} であり、それが1演算周期全体の位相であったが、この実施の形態では、その位相 θ を3分割して計算する。つまり、まず、
 5 第4図のステップST4にて中心位相 θ_{22} を従来の手法によって求め、第4図のステップST9にてこの中心位相 θ_{22} を中心に、 $-\Delta T/3$ のときの前置位相 θ_{21} と、 $+\Delta T/3$ のときの後置位相 θ_{23} とを求めることで位相を3回分求める。

位相の進み分 $\Delta\theta$ は、前述のように、角周波数と演算周期の期間との積 $\omega \Delta T$
 10 で求められるので、演算周期中に出力周波数が変化しないとすると、第4図のステップST9では、前置位相 θ_{21} と後置位相 θ_{23} を、

$$\theta_{21} = \theta_{22} - \omega \Delta T / 3 = \theta_{22} - \Delta\theta / 3$$

$$\theta_{23} = \theta_{22} + \omega \Delta T / 3 = \theta_{22} + \Delta\theta / 3$$

と計算することができる。

15 第4図のステップST10～ステップ12では、以上のようにして求めた3つの位相を用いて期間 ΔT の1演算周期において対応する3つの出力電圧指令値をそれぞれ計算する。これによって、インバータの出力電圧を期間 ΔT の1演算周期における位相だけを $\Delta T/3$ の期間ずつ変化させることが可能となる。

次に、第6図は、第3図に示すPWMパターン発生部(ASIC)の動作を説明するタイムチャートである。第6図では、CPU14がASIC11に対し、
 20 第5図に示す演算周期31にて、同期信号41と、3つの電圧データV11, V12, V13およびそれぞれに対する期間 Δt の反映タイミング42, 43, 44と、三角波信号45のデータとを送信する場合のASIC11における各部の動作が示されている。

25 CPU14は、期間 ΔT の演算周期31にて、電圧データV11, V12, V13の計算処理が終了すると、直ちに送信処理を行い、電圧データV11, V12, V13を他のデータと共に速やかにASIC11に送信し、ASIC11の

バッファに格納させる。その後同期信号41が送信される。

したがって、第6図に示すように、ASIC11では、期間 ΔT の演算周期31において、まず、バッファA22には電圧データV11が格納され、バッファB23には電圧データV12が格納され、バッファC23には電圧データV13
5 が格納される。

そして、電圧レジスタ27では、同期信号41に応答してバッファA22内の電圧データV11を取り込み、反映タイミング42の期間 Δt 内保持出力する。その反映タイミング42の期間 Δt が経過すると、バッファB23内の電圧データV12を取り込み、反映タイミング43の期間 Δt 内保持出力する。同様に、
10 その反映タイミング43の期間 Δt が経過すると、バッファC24内の電圧データV13を取り込み、反映タイミング44の期間 Δt 内保持出力する。

比較部28では、反映タイミング42, 43, 44の各期間 Δt において、電圧データV11, V12, V13をそれぞれ三角波カウンタ26の出力である三角波信号45に反映して比較し、PWM信号46をスイッチング回路13に出力
15 する。ここで、反映タイミング42, 43, 44の期間 Δt は、三角波信号45の頂点が所定個数（第6図の例では3個）分経過する期間であり、その期間の始点と終点は、三角波信号45の頂点と同期するようになっている。

このように、CPU14が1演算周期の期間 ΔT 内に演算した3つの出力電圧指令値は、ASIC11において、CPU14が指定したタイミングで自動的に
20 反映され、PWM信号が生成される。CPU14は、反映タイミングを指定するだけであり、反映処理を行わないので、処理負荷が軽減される。

第7図は、第3図に示すインバータ装置にて得られる出力電圧を従来技術によるものと比較して示す波形図である。第7図(1)は、従来技術によって得られる出力電圧の波形を示す。第7図(2)は、この実施の形態によって得られる出力電圧の波形を示す。
25

第4図での動作説明にて明らかにしたように、従来では、各演算周期（期間 ΔT ）において一つの出力電圧指令値を求めるので、出力周波数が高くなり相対的

に演算周期が長くなる場合は、第7図(1)に示すように、出力電圧の波形は、段差が目立つ階段状波形となる。

これに対し、この実施の形態では、第7図(2)に示すように、位相変化量が例えば所定値を越える演算周期(期間 ΔT)では、位相のみを3分割して、期間
5 $\Delta T/3$ 毎に、 $V_1(\theta_1)$ 、 $V_2(\theta_3)$ 、 $V_3(\theta_3)$ と小刻みに3つの出力電圧指令値を求め、それぞれについてPWM信号を発生するので、出力周波数が高くなり相対的に演算周期が長くなる場合でも、階段状波形の段差を小さくすることができ、より滑らかな正弦波に近づけることができる。

なお、説明の便宜から、位相を3分割して3つの出力電圧指令を求める場合を示したが、この1演算周期当たりの反映可能は出力電圧指令の個数は、CPU
10 4の処理能力やASIC11のメモリ規模に応じて適宜に選択でき、必要に応じて任意に変更できることは言うまでもない。

このように、この実施の形態によれば、演算周期内において位相のみ進めた出力電圧指令値を複数回更新するので、出力電圧基本波周期内に演算周期の数が少ない場合でもより正弦波に近い波形を持つ出力電圧を得ることができる。したが
15 って、電流リップルが従来よりも減少し、トルクリップル減少や効率アップが図れることになる。

また、出力電圧指令を演算するCPUは、位相のみを進めた出力電圧指令値を複数個演算する機能を追加するだけで済むので、演算量の増加は比較的少なくて済む。加えて、出力電圧指令値を複数回更新する動作はCPUの処理を介さずに
20 半導体集積回路であるASICが行うので、この点からもCPUの処理負荷を軽減することができ、演算周期を短縮しない点も相俟って高価なCPUを使用しないで済む。

ここで、以上の説明は、位相変化量が所定値を越える演算周期においてその位相を複数に分割する場合を示したが、出力電圧の周期が演算周期に対して十分に
25 大きい場合、つまり、出力周波数が低い場合は、出力電圧の基本波1周期内に多数の演算周期が入り、複数の出力電圧指令値が演算されるので、演算周期の1周

期内で複数の位相を進ませた電圧を出力しなくても十分正弦波に近い波形が得られる。

そこで、第4図におけるステップST6において、位相の変化を判断するのはなく、電動機を駆動するために入力される周波数指令値が所定値よりも小さい
5 か大きいかを判断し、周波数指令値が所定値よりも大きい場合は、小さい場合よりもより多くの出力電圧指令値を演算する。または、周波数指令値が所定値よりも大きい場合は、複数の出力電圧指令値を演算し、小さい場合は、従来と同様に一つの出力電圧指令値を演算するようにしてもよい。

後者の例としては、例えば、演算周期が500 μ 秒で、出力電圧1周期中に電
10 圧変化が18個得られれば十分であれば、 $1 / (500 \mu \times 18) = 111.1$
1 Hz以下の出力周波数領域では、ステップST6では、位相の複数分割を実施しないように否定(No)の処理を行う。そして、それ以上の出力周波数領域の場合には、出力電圧の基本波1周期内に入る演算周期が少なくなるので、電圧の更新を早めるべく、位相の複数分割計算を行うように肯定(Yes)の処理を行
15 い、演算周期内での出力電圧指令出力回数を多くする。

これによれば、低速域での計算負荷を減少させることができる。また、出力周波数が低い場合にのみ行う演算時間、例えばスイッチング回路の上下アーム短絡防止時間等による出力電圧の誤差補正等の演算時間を確保することができる。

なお、この実施の形態では、CPUとASICとの間でやりとりするデータに
20 三角波信号の頂点個数を示す反映タイミングデータを含め、出力電圧指令の更新タイミングがその都度設定でき、自動更新の有無や演算周期の切替が発生する場合でも対応できるようにした構成を示したが、この発明は、これに限定されるものではなく、各種の変形態様が可能である。

例えば、(1) 演算周期が固定であるために自動反映のタイミングが固定となる
25 場合は、ASICのポート設定等によって値をハードウェア的に設定することでもよい。(2) また、ASICは、ユーザが三角波信号の周期を変更できるようにするため、CPUから三角波信号の周期を受け取るようにしたが、三角波信号の

- 周期が固定であれば、CPUから三角波信号の周期を受け取る必要がない。したがって、CPUも三角波信号の周期を求める必要がなくなる。(3) また、出力電圧指令の三角波信号への反映タイミングを三角波信号の頂点個数で制御する場合を示したが、反映タイミングを時間ベースで設定するようにしてもよい。(4) さらに、タイミング信号に関しては、三角波信号の頂点とCPUの演算タイミングとの同期を取るために同期信号を用いたが、その同期を取る必要のない実現方法もあり得る。

産業上の利用可能性

- 10 この発明は、電動機を駆動する任意周波数の交流電圧を一層正弦波に近づけた波形で得る、つまり電流リップルが少なくトルクリップルを少なくすることができる交流電圧を得るインバータ装置として好適である。

請 求 の 範 囲

1. 各演算周期において、電動機を駆動する周波数指令値と前記電動機の状態量とに基づき出力電圧指令を演算する出力電圧演算手段と、
- 5 前記出力電圧演算手段が出力する出力電圧指令値に応じたP WM信号を出力するP WMパターン発生手段と、
直流電圧を前記P WMパターン発生手段が出力するP WM信号に応じてスイッチングし所定周波数の交流電圧を前記誘動機に供給するスイッチング手段と
を備えたインバータ装置において、
- 10 前記出力電圧演算手段は、
各演算周期において、一定の条件下に振幅は同一で位相のみ進んだ複数の出力電圧指令値を演算する機能
を備えることを特徴とするインバータ装置。
- 15 2. 前記P WMパターン発生手段は、
前記出力電圧演算手段が出力する複数の出力電圧指令値をそれぞれ一時的に格納する手段と、格納した前記複数の出力電圧指令値を時系列の順に三角波信号上に反映する手段と、前記反映の結果に基づき前記P WM信号を出力する手段とを
備える半導体集積回路である
- 20 ことを特徴とする請求の範囲第1項に記載のインバータ装置。
3. 前記出力電圧演算手段は、
位相変化量が所定値を越えるときは、前記複数の出力電圧指令値を演算し、位相変化量が所定値を越えないときは、一つの出力電圧指令値を演算する
- 25 ことを特徴とする請求の範囲第1項に記載のインバータ装置。
4. 前記出力電圧演算手段は、

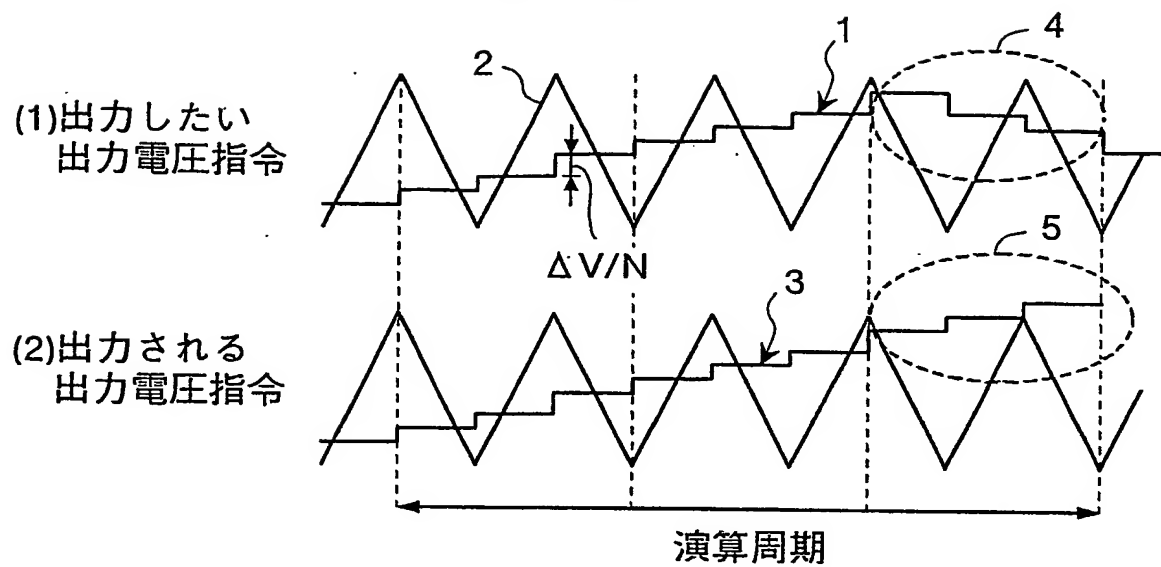
前記複数の出力電圧指令値を演算する際に、前記周波数指令値が所定値よりも大きい場合は、小さい場合よりもより多くの出力電圧指令値を演算することを特徴とする請求の範囲第1項に記載のインバータ装置。

5 5. 前記出力電圧演算手段は、

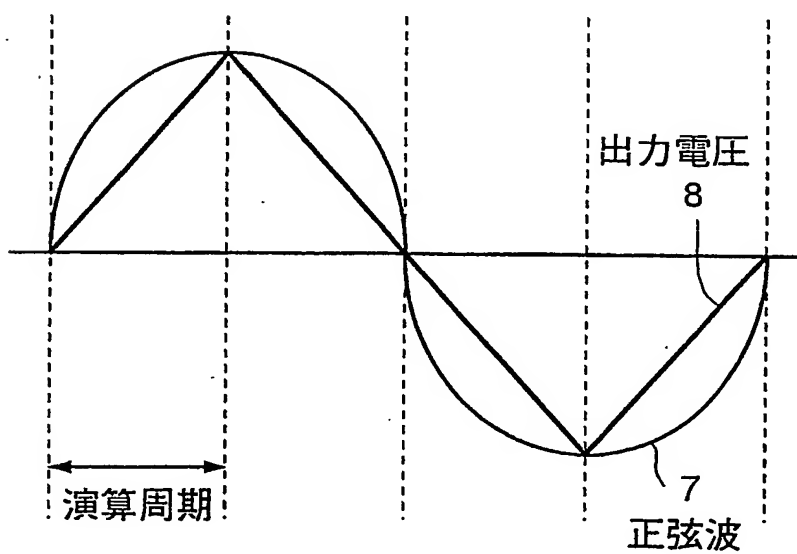
前記周波数指令値が所定値よりも大きい場合は、前記複数の出力電圧指令値を演算し、小さい場合は、一つの出力電圧指令値を演算することを特徴とする請求の範囲第1項に記載のインバータ装置。

THIS PAGE BLANK (USPTO)

第1図

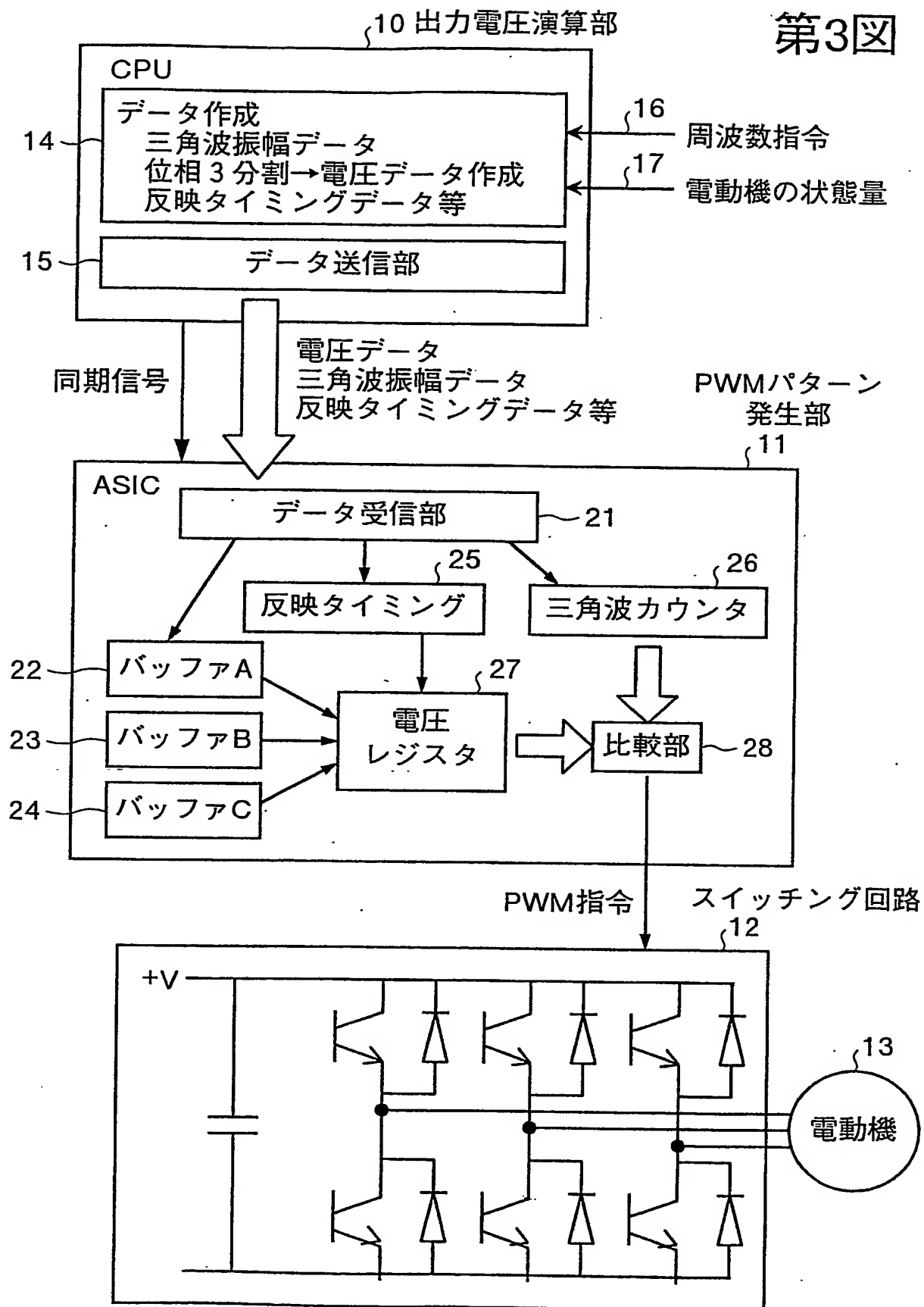


第2図



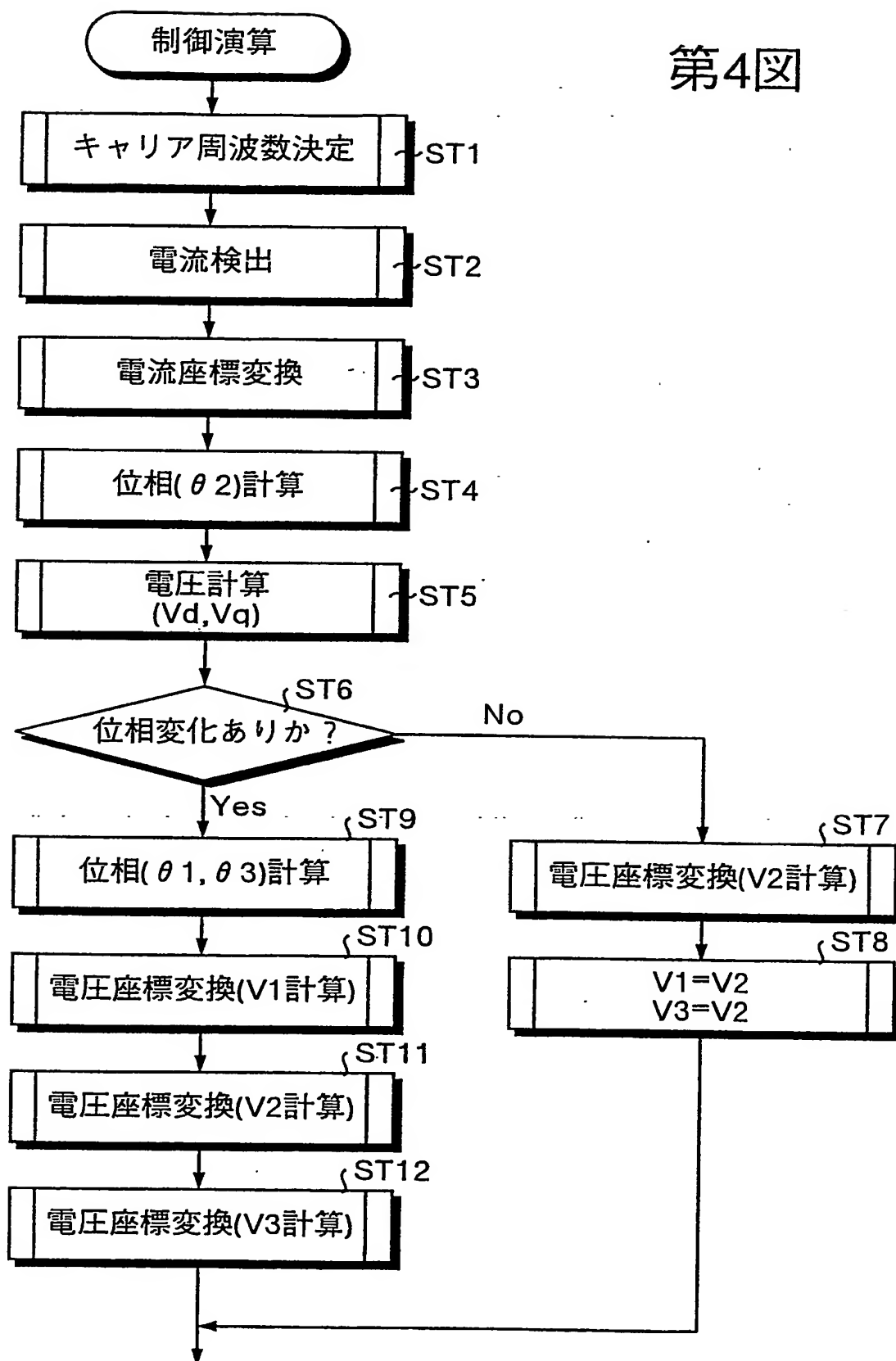
THIS PAGE BLANK (USPTO)

第3図



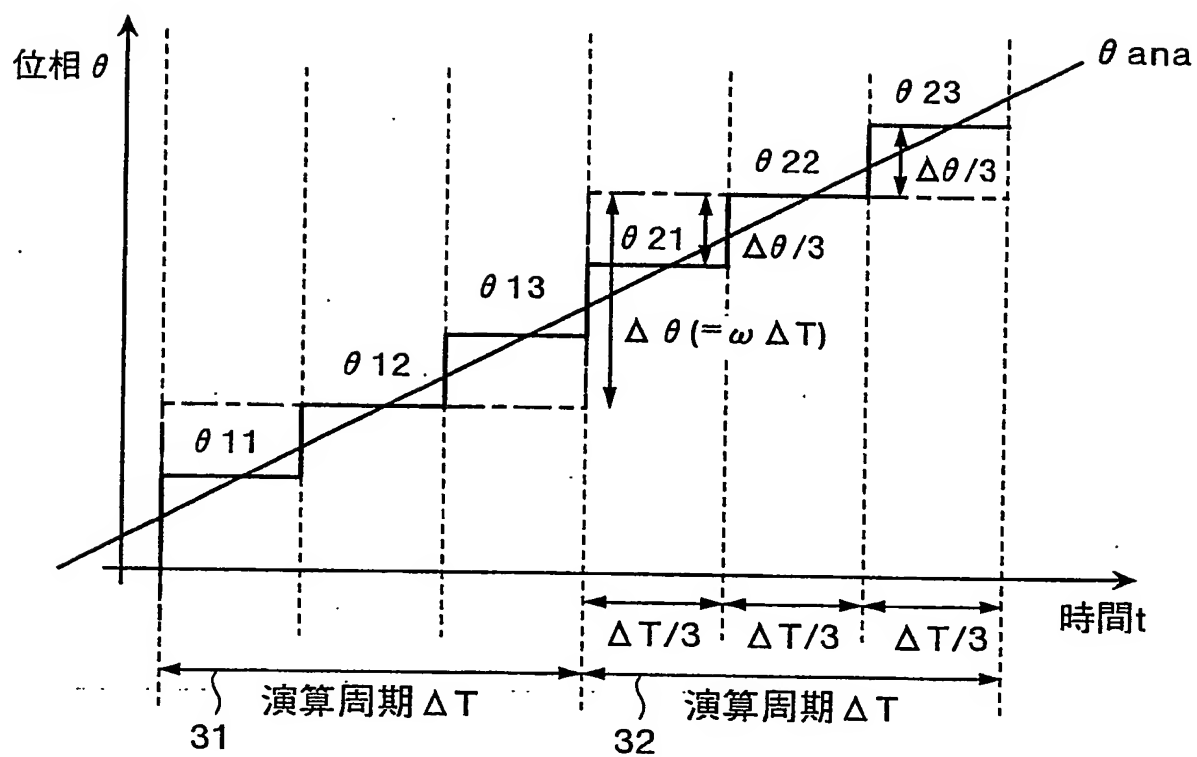
THIS PAGE BLANK (USPTO)

第4図



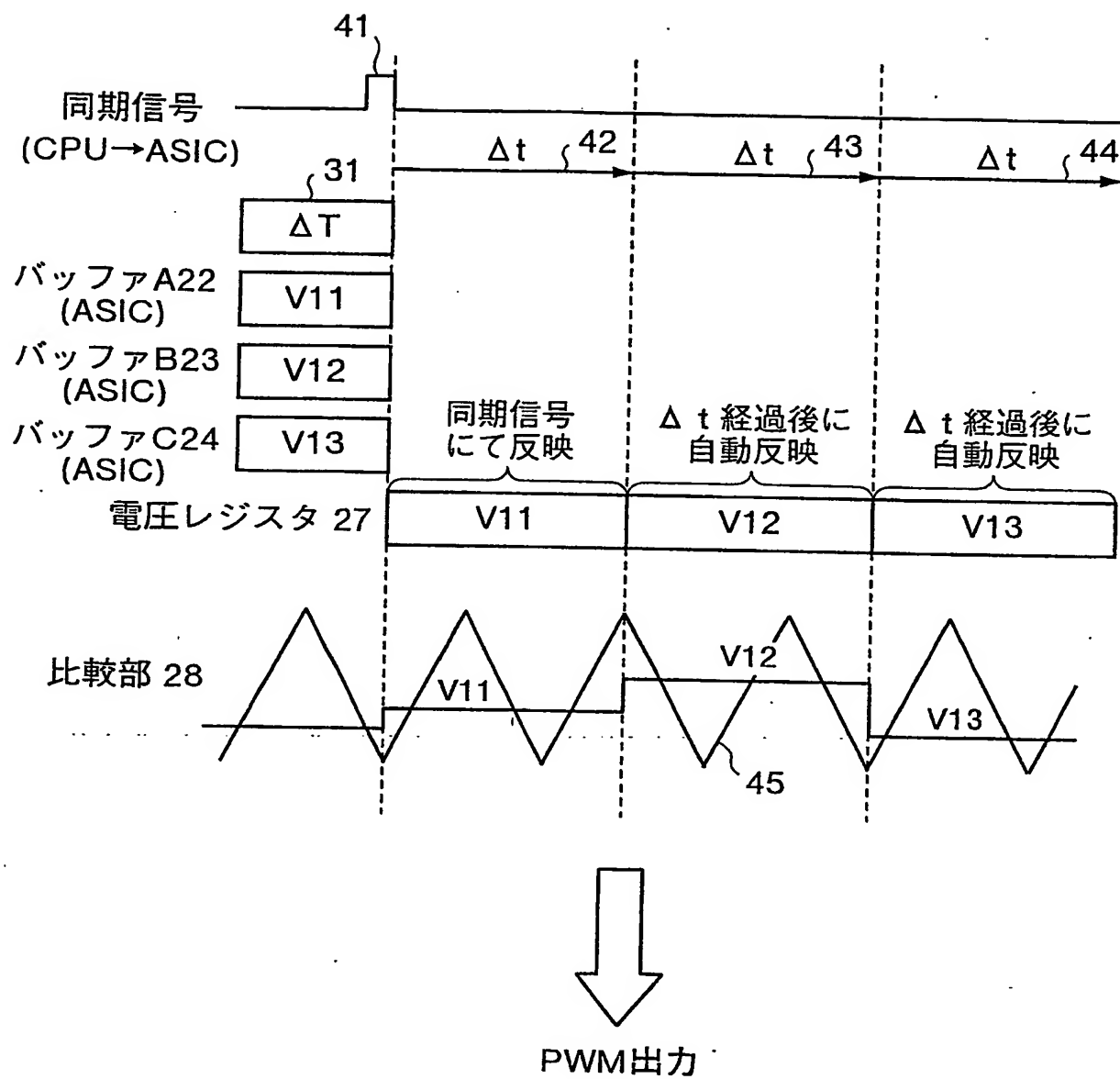
THIS PAGE BLANK (USPTO)

第5図



THIS PAGE BLANK (USPTO)

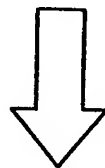
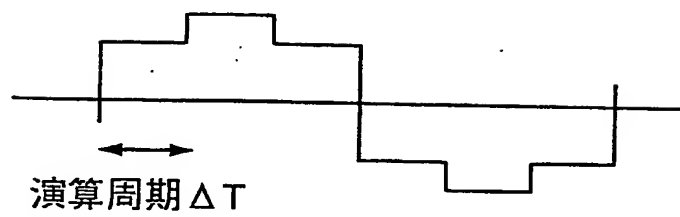
第6図



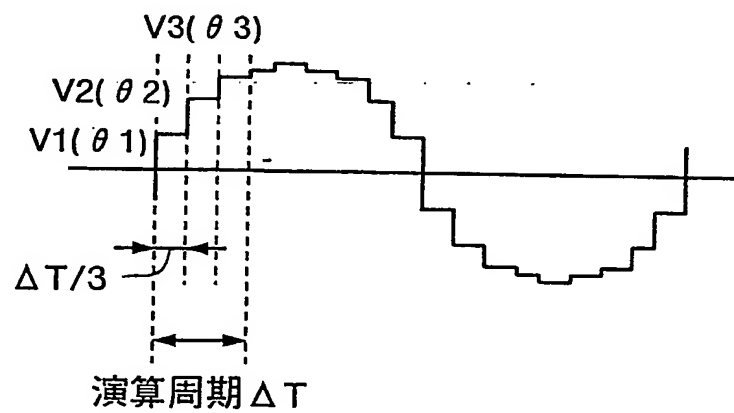
THIS PAGE BLANK (USPTO)

第7図

(1) 従来技術による
出力電圧波形



(2) この実施の形態による
出力電圧波形



THIS PAGE BLANK (USPTO)

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/12497

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ H02M7/5395

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ H02M7/42-7/5395

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2004
Kokai Jitsuyo Shinan Koho	1971-2004	Jitsuyo Shinan Toroku Koho	1996-2004

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2001-197725 A (Fuji Electric Co., Ltd.),	1,2
Y	19 July, 2001 (19.07.01),	3
A	(Family: none)	4,5
Y	JP 1-303063 A (Daikin Industries, Ltd.),	3
	06 December, 1989 (06.12.89),	
	(Family: none)	
A	JP 4-172972 A (Mitsubishi Electric Corp.),	1-5
	19 June, 1992 (19.06.92),	
	(Family: none)	
A	JP 6-22556 A (Meidensha Corp.),	1-5
	28 January, 1994 (28.01.94),	
	(Family: none)	

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:
 "A" document defining the general state of the art which is not considered to be of particular relevance
 "E" earlier document but published on or after the international filing date
 "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 "O" document referring to an oral disclosure, use, exhibition or other means
 "P" document published prior to the international filing date but later than the priority date claimed

"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 "&" document member of the same patent family

Date of the actual completion of the international search
 28 January, 2004 (28.01.04)

Date of mailing of the international search report
 10 February, 2004 (10.02.04)

Name and mailing address of the ISA/
 Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

THIS PAGE BLANK (11/15/74)

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl⁷ H02M 7/5395

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl⁷ H02M 7/42-7/5395

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年
 日本国公開実用新案公報 1971-2004年
 日本国登録実用新案公報 1994-2004年
 日本国実用新案登録公報 1996-2004年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X Y A	JP 2001-197725 A (富士電機株式会社) 19. 0 7. 200.1 (ファミリーなし)	1, 2 3 4, 5
Y	JP 1-303063 A (ダイキン工業株式会社) 06. 12. 1989 (ファミリーなし)	3
A	JP 4-172972 A (三菱電機株式会社) 19. 06. 19 92 (ファミリーなし)	1-5

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
 「O」口頭による開示、使用、展示等に言及する文献
 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献
 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「&」同一パテントファミリー文献

国際調査を完了した日

28. 01. 2004

国際調査報告の発送日

10. 2. 2004

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)
 郵便番号100-8915
 東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

尾家 英樹

3V 9335

電話番号 03-3581-1101 内線 3356

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	J P 6 - 2 2 5 5 6 A (株式会社明電舎) 2 8 . 0 1 . 1 9 9 4 (ファミリーなし)	1 - 5